

PAT-NO: JP410104637A
DOCUMENT-IDENTIFIER: JP 10104637 A
TITLE: PRODUCTION OF LIQUID CRYSTAL DISPLAY
ELEMENT
PUBN-DATE: April 24, 1998

INVENTOR-INFORMATION:
NAME
KINOUE, ERI

ASSIGNEE-INFORMATION:
NAME COUNTRY
SEKISUI CHEM CO LTD N/A

APPL-NO: JP08258914
APPL-DATE: September 30, 1996

INT-CL (IPC): G02F001/1339

ABSTRACT:

PROBLEM TO BE SOLVED: To more easily and surely arrange spacer materials on the regions exclusive of the pixel regions on a substrate without requiring special devices by impressing the voltage of the same polarity as the polarity of the spacer materials on the pixel electrodes of the substrate and expelling the spacer materials from above the pixels by electrical repulsion.

SOLUTION: Electrodes 2 for voltage impression are disposed between electrode wires 1. The substrate 3, transparent electrodes 4 and an oriented film 5 are arranged and the spacer materials 6 are sprayed thereon.

The spacer materials 6 are electrified negative in this case. When the voltage of the opposite polarity (positive) is impressed in the electrodes 2 for voltage impression exclusive of the pixel electrodes 4, the spacer materials 6 are moved to the regions exclusive of the pixels from above the pixels by electrical attraction. The parts exclusive of the pixel regions are formed to the pattern form and, therefore, the spacer materials 6 are eventually uniformly distributed on the substrate 3. The occurrence of gap unevenness is averted. The spacer materials 6 are expelled from above the pixels by the electrical repulsion in such a manner, by which the liquid crystal display element free from display defects is easily produced.

COPYRIGHT: (C) 1998, JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-104637

(43)公開日 平成10年(1998) 4月24日

(51)Int.Cl.⁶

G 0 2 F 1/1339

識別記号

5 0 0

F I

G 0 2 F 1/1339

5 0 0

審査請求 未請求 請求項の数2 OL (全 5 頁)

(21)出願番号 特願平8-258914

(22)出願日 平成8年(1996) 9月30日

(71)出願人 000002174

積水化学工業株式会社

大阪府大阪市北区西天満2丁目4番4号

(72)発明者 喜納 恵里

京都府京都市南区上鳥羽上臈子町2-2

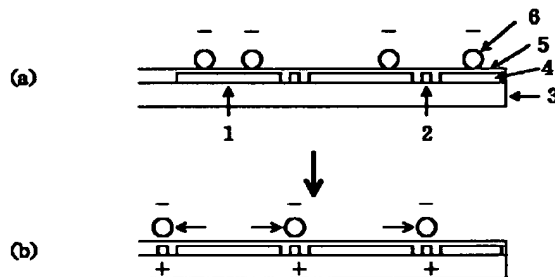
積水化学工業株式会社内

(54)【発明の名称】 液晶表示素子の製造方法

(57)【要約】

【課題】 簡便かつ確実にスペーサ材を基板上の画素領域外に配置した液晶表示素子の製造方法を提供すること。

【解決手段】 内面に少なくとも透明電極と配向膜とを有する一対の基板をスペーサ材を介して所定の間隙で対向配置し、該間隙に液晶を充填してなる液晶表示素子の製造方法において、正または負に帯電させたスペーサ材を基板上に散布し、しかる後、基板の画素電極以外の部分にスペーサ材と逆極性の電圧を印加して、電気的な引力で画素上からスペーサ材を排除することにより、基板上にスペーサ材を配置する工程を含むことを特徴とする液晶表示素子の製造方法、及び正または負に帯電させたスペーサ材を基板上に散布し、しかる後、基板の画素電極にスペーサ材と同極性の電圧を印加して、電気的な斥力で画素上からスペーサ材を排除することにより、基板上にスペーサ材を配置する工程を含むことを特徴とする液晶表示素子の製造方法。



【特許請求の範囲】

【請求項1】 内面に少なくとも透明電極と配向膜とを有する一対の基板をスペーサ材を介して所定の間隙で対向配置し、該間隙に液晶を充填してなる液晶表示素子の製造方法において、正または負に帯電させたスペーサ材を基板上に散布し、しかる後、基板の画素電極以外の部分にスペーサ材と逆極性の電圧を印加して、電気的な引力で画素上からスペーサ材を排除することにより、基板上にスペーサ材を配置する工程を含むことを特徴とする液晶表示素子の製造方法。

【請求項2】 内面に少なくとも透明電極と配向膜とを有する一対の基板をスペーサ材を介して所定の間隙で対向配置し、該間隙に液晶を充填してなる液晶表示素子の製造方法において、正または負に帯電させたスペーサ材を基板上に散布し、しかる後、基板の画素電極にスペーサ材と同極性の電圧を印加して、電気的な斥力で画素上からスペーサ材を排除することにより、基板上にスペーサ材を配置する工程を含むことを特徴とする液晶表示素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示素子の製造方法に関し、更に詳しくは、液晶表示素子における一対の基板間の間隙を一定に保持し、しかも表示特性に優れた液晶表示素子の製造方法に関する。

【0002】

【従来の技術】一般に、液晶ディスプレイや液晶プロジェクターなどの液晶表示素子（液晶表示パネル）は、一対の基板間に液晶が注入され、封止された構造を有している。基板としては、通常、ガラス基板などの透明基板が用いられ、その内面には、酸化インジウムを主成分とするITO膜などからなるパターン状の透明電極が設けられている。一対の透明電極の間で液晶分子をある一定の形態に配列させるために、透明電極の上には、ポリイミドなどの有機高分子膜が配向膜として被覆されている。液晶を用いたディスプレイは、初期の液晶高分子配列を電圧印加で変化させることを作動原理としているので、有機高分子膜を布で一定の方向にラビングすることにより、液晶分子に対する配向付与を達成している。一対の基板は、一般に、数 μm の間隔（セルギャップ）を保持するように貼り合わせられているが、一定のセルギャップを得るために、複数のスペーサ材が挟持されている。スペーサ材としては、通常、合成樹脂やガラス製の微粒子が用いられている。一方の基板上に乾式法または湿式法によりスペーサ材を均一に散布した後、他方の基板を重ね合わせている。しかし、この方法では、スペーサ材が液晶表示素子の画素上にも均一に分散することになって、画面上に影響が現れることになる。

【0003】すなわち、液晶表示素子では、電圧のON-OFFによって液晶の配向を制御し、光の透過の状態

を変化させることで表示を行っている。しかし、スペーサ部分の透過率は、電圧印加に関係しないために、画素上にスペーサが存在すると、表示欠陥となってしまう。より具体的には、スペーサ内を通過する光が作り出す「光抜け」現象があり、黒の画面表示時には明るい点状に、逆に、白の表示時には黒の点となって表示画質の低下を引き起こす。また、画素上に多数のスペーサ材が集中すると、電圧印加時の液晶分子の配向に悪影響を及ぼし、エレメント不良を生じることがある。スペーサ材が不均一に分散すると、セルギャップにギャップムラを生じ、液晶表示素子に色ムラや閾値ムラを生じる。液晶表示素子の各画素ごとに能動素子を付加したアクティブマトリックス方式の液晶表示装置においては、一対の基板を重ね合わせるときに、画素上にあるスペーサ材によって能動素子が破壊されて、点欠陥を生じることがある。したがって、画素上からスペーサ材を除去し、かつ、均一に分散させることが求められている。

【0004】そこで、従来より、スペーサ材の散布時に、画素上からスペーサ材を排除する方法が提案されている。例えば、スペーサ材を負に帯電させた状態で透明電極基板上に乾式で散布し、スペーサ材の散布時に、透明電極基板の配線電極に正の電圧を印加することにより、スペーサ材と配線電極に生ずるクローン力でスペーサ材を配線電極に付着させ、画素電極の部分にはスペーサの付着を生じないようにする方法が提案されている（特開平5-61052号公報）。また、スペーサ粒子散布時に、スペーサ粒子を正負いずれかに帯電させ、散布時に、ガラス基板の透明電極をスペーサ粒子と同極にすることにより、クローン力による反発を利用して、表示電極領域以外の部分にのみスペーサ材を堆積させる方法が提案されている（特開平4-204417号公報）。しかし、これら公知の方法では、基板上へのスペーサ材の散布時に、基板の配線電極や表示電極に印加しなければならないため、散布装置の改造が必要であるなど、装置上の制約が大きい。

【0005】

【発明が解決しようとする課題】本発明の目的は、より簡便かつ確実にスペーサ材を基板上の画素領域外に配置した液晶表示素子の製造方法を提供することにある。本発明者らは、前記従来技術の問題点を克服するために鋭意研究した結果、基板上にスペーサ剤を配置する工程において、正または負に帯電させたスペーサ材を基板上に散布し、しかる後、基板の画素電極以外の部分にスペーサ材と逆極性の電圧を印加するか、あるいは基板の画素電極にスペーサ材と同極性の電圧を印加することにより、電気的な引力または斥力を利用して、特別な装置を必要とすることなく、より簡便かつ確実にスペーサ材を基板上の画素領域外に配置できることを見いだした。本発明は、これらの知見に基づいて完成するに至ったもの

である。

【0006】

【課題を解決するための手段】本発明によれば、内面に少なくとも透明電極と配向膜とを有する一対の基板をスペーサ材を介して所定の間隙で対向配置し、該間隙に液晶を充填してなる液晶表示素子の製造方法において、正または負に帯電させたスペーサ材を基板上に散布し、しかる後、基板の画素電極以外の部分にスペーサ材と逆極性の電圧を印加して、電気的な引力で画素上からスペーサ材を排除することにより、基板上にスペーサ材を配置する工程を含むこととを特徴とする液晶表示素子の製造方法が提供される。また、本発明によれば、内面に少なくとも透明電極と配向膜とを有する一対の基板をスペーサ材を介して所定の間隙で対向配置し、該間隙に液晶を充填してなる液晶表示素子の製造方法において、正または負に帯電させたスペーサ材を基板上に散布し、しかる後、基板の画素電極にスペーサ材と同極性の電圧を印加して、電気的な斥力で画素上からスペーサ材を排除することにより、基板上にスペーサ材を配置する工程を含むこととを特徴とする液晶表示素子の製造方法が提供される。

【0007】

【発明の実施の形態】液晶表示素子は、一般に、内面に少なくとも透明電極と配向膜とを有する一対の基板をスペーサ材を介して所定の間隙で対向配置し、該間隙に液晶を充填した構造を有している。基板上には、ITO膜や SnO_2 膜などからなるパターン状の透明電極が設けられており、その上に、ポリイミドなどの有機高分子膜が配向膜として形成されている。一対の基板の間隙には、液晶が充填され、封止されている。上記の基本的な構成を有するものであれば、液晶表示素子の種類や構造は特に限定されず、例えば、基板にカラーフィルターが付設されているものやアクティブマトリックス方式の液晶表示素子であってもよい。本発明にかかる液晶表示素子の製造方法は、スペーサ材を正または負に帯電させて基板上に散布し、その後、画素電極以外の部分にスペーサ材と同極性の電圧を印加して電気的な引力でスペーサ材を画素上から排除するか、あるいは基板の画素電極にスペーサ材と同極性の電圧を印加して、電気的な斥力で画素上からスペーサ材を排除するというものである。

【0008】本発明で使用する液晶表示素子用スペーサの形状や材質は特に規定しないが、一般には、次のようなものが好適に用いられる。すなわち、形状としては、ファイバー状、粒状（真球またはビーズ状）等があるが、粒状が好適である。材料としては、ガラスや樹脂があり、樹脂としては、スチレン・ジビニルベンゼン共重合体、ベンゾグアナミン・メラミン・ホルムアルデヒド縮合体等がある。スペーサ材の径は、一般に3～15 μm のものが用いられる。液晶材料は、通常、誘電異方性が正であるネマチック液晶であれば、特に規定されな

い。本発明におけるスペーサの帯電方法には、コロナ放電、摩擦による帯電、電子線照射等による方法があるが、コロナ放電による方法が好適である。スペーサの帯電量の測定方法は、ブローオフ法が一般的であり、その具体的な方法は、小口らによる報告〔電子写真1977年第16巻第2号52頁〕に詳しい。スペーサの散布方法は、一般的な乾式の散布方法が好適である。乾式法では、通常、スペーサ材だけを窒素ガスでノズルから散布し、基板上に自然落下させている。

10 【0009】画素電極以外の部分への電圧印加方法は、以下のようにする。STN方式の場合は、信号電極、走査電極のどちら側でもよいが、電極線間に電圧印加用の電極を別に設けるか、あるいは金属ブラックマトリックスを利用し、それらに電圧印加すればよい。TFT型の場合は、駆動回路側の基板にスペーサを散布し、走査線に電圧を印加するか、カラーフィルター側基板にスペーサを散布し、金属ブラックマトリックスに電圧を印加すればよい。また、この際、電圧印加を効果的にするために、STN方式ならスペーサ散布側基板の電極線を、TFT型なら信号線を接地してもよい。

20 【0010】図1に、ITO膜からなるパターン状の透明電極の一例を示す。この透明電極1は、走査電極または信号電極である。この場合、電極線1間に、電圧印加電極2が設けられている。図2(a)は、基板3、透明電極4、配向膜5、その上に散布されたスペーサ材6を示す。スペーサ材6は、この場合、負に帯電されている。図2(b)に示すように、画素電極以外の部分2に反対の極性(正)の電圧を印加すると、スペーサ材は、電気的な引力で画素上から画素以外の領域に移動する。30 画素領域以外の部分は、パターン状に形成されているため、スペーサ材は、基板上に均一に分布することになり、ギャップムラを生じることはない。図5に示すように、スペーサ材6は、画素領域8から排除される。これに対して、図6に示すように、スペーサ材を散布しただけでは、画素領域8にもスペーサ材が多数存在することになる。

40 【0011】画素電極への電圧印加方法は、以下のようにする。STN方式の場合は、信号電極、走査電極のどちら側でもよく、スペーサ材を散布した基板の電極にそのまま電圧を印加すればよい。TFT型の場合は、駆動回路側の基板にスペーサを散布し、画素電極に電圧を印加する。また、この際、電圧印加を効果的にするために、図4に示すように、STN方式ならスペーサ散布側基板の電極線間に別途電極線7を独立に設置させてもよい。図3には、負に帯電させたスペーサ材を基板上に散布し(c)、次いで、走査電極1に負の電圧を印加して、電気的な斥力で画素上からスペーサ材を排除する方法を示す(d)。

50 【0012】印加電圧は、スペーサと配向膜との付着性の強さにもより、直流数Vから数千Vが好適であるが、

TFTの場合は素子の破壊防止のため数Vから数十Vが好適である。このようにして、基板上にスペーサ材を配置した後は、常法にしたがって、対向基板を重ね合わせて、その間隙に液晶を注入し、封止して液晶表示素子を作製する。本発明によれば、表示欠陥のない、コントラストに優れた液晶表示素子を簡便かつ確実に製造することができる。

【0013】

【実施例】以下に実施例及び比較例を挙げて、本発明についてより具体的に説明する。

【0014】【実施例1】スペーサ材（積水ファインケミカル製 ミクロパールSP 粒径6.0 μ m）をコロナ放電で負に帯電させ、パターニングITO：Indium Tin Oxide（走査電極）基板上に配向膜を焼成シラビングを行った上に、乾式散布した。散布密度は、200個/mm²とした。このときのスペーサ材の帯電量を別途ブローオフ法で測定したところ、-15.1 μ C/gであった。その後、電圧印加用電極（図1：幅10 μ m）に+120Vの直流電圧を印加し、画素電極上からスペーサを排除した（図2）。次に、この基板を用いて単純マトリックスの240度ツイストSTNセルを作製した。条件は、以下のとおりである。

- ①ガラス基板：50mm角×1.1mm t、面研磨ソーダライム
- ②ITO：20 Ω /□、90 μ m幅、120 μ mピッチ
- ③配向膜：日産化学 SE-150（ポリイミド系）、膜厚0.1 μ m
- ④液晶：メルク ZLI2293+S811
- ⑤シール剤：三井東圧 ストラクトボンド（エポキシ系）

次に、このようにして作製した液晶表示素子を偏光顕微鏡で観察したところ、画素内に存在するスペーサ数は、全体の2.3%であった（図5）。また、色差計で暗視野時のルミナンスYを測定したところ、比較例1の72%と良好であり、表示欠陥のないコントラストに優れたものであった。

【0015】【比較例1】スペーサ材（積水ファインケミカル製 ミクロパールSP 粒径6.0 μ m）を帯電させずに、実施例1と同様の基板上に乾式散布した。この基板を用いて実施例1と同様に単純マトリックスのSTNセルを作製し、偏光顕微鏡で観察したところ、画素内に存在するスペーサ数は、全体の68%（図6）であった。暗視野時におけるルミナンスYは、実施例1の約1.4倍で、表示欠陥も目立ち、コントラストも劣ったものであった。

【0016】【実施例2】スペーサ材（積水ファインケミカル製 ミクロパールSP 粒径6.0 μ m）をコロナ放電で負に帯電させ、パターニングITO：Indium Tin Oxide（走査電極）基板上に配向膜を焼成シラビングを行った上に、乾式散布した。散布密

度は、200個/mm²とした。このときのスペーサ材の帯電量を別途ブローオフ法で測定したところ、-15.1 μ C/gであった。その後、走査電極に-120Vの直流電圧を印加し、画素電極上からスペーサを排除した（図3）。次に、この基板を用いて、実施例1と同様の条件で単純マトリックスの240度ツイストSTNセルを作製した。次に、このようにして作製した液晶表示素子を偏光顕微鏡で観察したところ、画素内に存在するスペーサ数は、全体の2.3%であった。また、色差計で暗視野時のルミナンスYを測定したところ、比較例1の72%と良好であり、表示欠陥のないコントラストに優れたものであった。

【0017】【比較例2】スペーサ材（積水ファインケミカル製 ミクロパールSP 粒径6.0 μ m）をコロナ放電で負に帯電させ、パターニングITO（走査電極）基板上に配向膜を焼成シラビングを行った上に、乾式散布した。この基板を用いて実施例2と同様に単純マトリックスのSTNセルを作製し、偏光顕微鏡で観察したところ、画素内に存在するスペーサ数は、全体の68%であった。暗視野時におけるルミナンスYは、実施例2の約1.4倍で、表示欠陥も目立ち、コントラストも劣ったものであった。

【0018】

【発明の効果】本発明によれば、帯電させたスペーサ材を基板に散布した後、画素電極以外の部分にスペーサ材と逆極性に電圧を印加し、電気的な引力で画素上からスペーサを排除するか、あるいは基板の画素電極にスペーサ材と同極性の電圧を印加して、電気的な斥力で画素上からスペーサ材を排除することによって、表示欠陥のない、コントラストに優れた液晶表示素子を簡便に製造する方法が提供される。

【図面の簡単な説明】

【図1】走査電極または信号電極と電圧印加用電極のパターンを示す図である。

【図2】電圧印加用電極にスペーサ材と逆極性に電圧を印加して、電気的な引力で画素上からスペーサを排除することを示す図である。

【図3】走査電極にスペーサ材と同極性に電圧を印加して、電気的な斥力で画素上からスペーサを排除することを示す図である。

【図4】基板の電極線間に別途電圧印加又は接地のための電極線を設け、該電極にスペーサ材と同極性に電圧を印加して、電気的な斥力で画素上からスペーサを排除することを示す図である。

【図5】本発明の方法により得られるスペーサ材の分布状況を示す図である。

【図6】通常の方法により得られるスペーサ材の分布状況を示す図である。

【符号の説明】

1：走査電極または信号電極

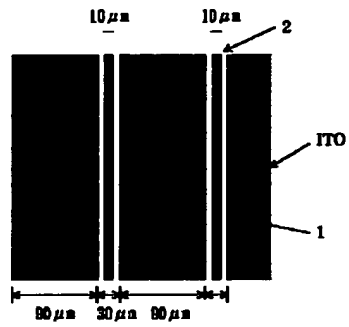
7

8

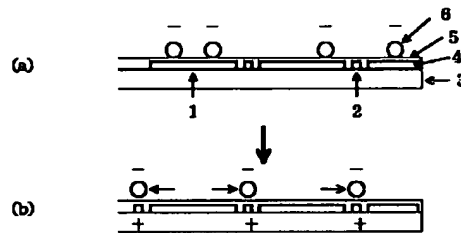
- 2: 電圧印加用電極
3: 基板
4: 透明電極
5: 配向膜

- 6: スペース材
7: 電圧印加又は接地用電極
8: 画素領域

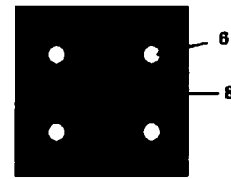
【図1】



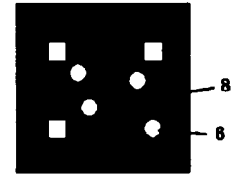
【図2】



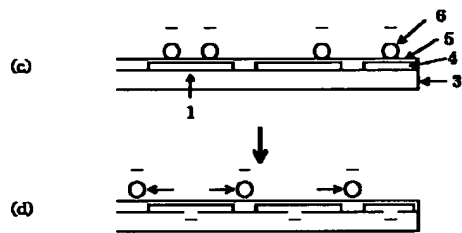
【図5】



【図6】



【図3】



【図4】

